

KOREAN PATENT ABSTRACT (KR)

PUBLICATION

(51) IPC Code: G01R31/26

(11) Publication No.: 1997-022352

(21) Application No.: 1995-37825

(43) Publication Date: 28 May 1997

(22) Application Date: 28 October 1995

(71) Applicant:

Samsung Electronics Co., Ltd.

416, Maetan 3-dong, Paldal-gu, Suwon-city, Kyunggi-do, Republic of Korea

(72) Inventor:

PARK, YUN SOON

OH, CHANG SU

(54) Title of the Invention:

Semiconductor device handler having multiple test structure

(57) Abstract:

Provided is a semiconductor device handler having a multiple test structure, by which a semiconductor device can be successively given a plurality of tests using a single equipment. The semiconductor device handler includes a member loading unit; a good unit loading unit; a failure loading unit; a first test site in which a semiconductor device is loaded from the member loading unit and a test process is performed using a characteristic test signal applied from a first automatic test apparatus; a buffer in which a semiconductor device decided as good in the first test site is loaded and temporarily waiting for a subsequent test process; and a second test site in which the semiconductor device waiting in the buffer is loaded and a test process is performed using a characteristic test signal applied from a second automatic test apparatus.

대한민국특허청 (KR)
공개특허공보 (A)

Int. Cl.⁶
G 01 R 31/26

제 2265 호

공개일자 1997. 5. 28

공개번호 97-22352

출원일자 1995. 10. 28

출원번호 95-37825

심사청구 : 없음

발명자 박운순 충청남도 천안시 성정동 주공아파트 5단지 105동 103호

창수 충청남도 천안시 쌍용동 380-27 경동아파트 101동 504호

출원인 삼성전자 주식회사 대표이사 김광호

경기도 수원시 팔달구 매탄동 416번지

(전 2면)

반도체 장치의 다중 테스트 구조를 갖는 핸들러

요약

본 발명은 하나의 반도체 장치에 대하여 복수의 특성 테스트를 연속적으로 하나의 설비로 수행할 수 있도록 한 반도체 장치의 다중 테스트 구조를 갖는 핸들러에 관한 것이다.

본 발명에 따른 반도체 장치의 다중 테스트 구조를 갖는 핸들러는, 자재로딩부; 양품로딩부; 불량품로딩부; 자재로딩부로부터 반도체 장치를 로딩하여 제1자동테스트장치로부터 인가되는 특성 테스트 신호를 이용하여 테스트 공정을 수행하는 제1테스트 사이트; 제1테스트 사이트에서 양품으로 판정된 반도체 장치를 로딩하여 후속 테스트 공정으로 로딩시키기 위하여 임시대기 시키는 버퍼; 및 버퍼에 대기된 반도체 장치를 로딩하여 제2자동테스트장치로부터 인가되는 특성 테스트 신호를 이용하여 테스트 공정을 수행하는 제2테스트 사이트;를 포함하여 구성됨을 특징으로 한다.

본 발명에 의하면, 만일 설비가 단일화 되며, 작업성이 향상되고, 공정이 효율적으로 수행될 수 있는 효과가 있다.

선택도 : 제3도

특허청구의 범위

1. 복수개의 자동테스트장치로써 하나의 반도체 장치에 대하여 복수의 특성을 테스트하여 양품과 불량품을 구분하여 로딩시키는 반도체 장치의 다중 테스트 구조를 갖는 핸들러에 있어서; 테스트할 반도체 장치를 대기시키는 자재로딩부; 양품으로 판정된 반도체 장치가 로딩되는 양품로딩부; 불량품으로 판정된 반도체 장치가 로딩되는 불량품로딩부; 상기 자재로딩부로부터 상기 반도체 장치를 로딩하여 제1자동 테스트장치로부터 인가되는 특성 테스트 신호를 이용하여 테스트 공정을 거친 후, 상기 반도체 장치가 불량으로 판정되면 상기 불량품로딩부로 로딩시키는 제1테스트 사이트; 상기 제1테스트 사이트에서 양품으로 판정된 상기 반도체 장치를 로딩하여 후속 테스트 공정으로 로딩시키기 위하여 임시대기시키는 버퍼; 및 상기 버퍼에 대기된 반도체 장치를 로딩하여 제2자동테스트장치로부터 인가되는 특성 테스트 신호를 이용하여 테스트 공정을 거친 후, 불량품이면 상기 불량품로딩부로 로딩하고 양품이면 상기 양품로딩부로 구동시키는 제2테스트 사이트;를 포함하여 구성됨을 특징으로 하는 반도체 장치의 다중 테스트 구조를 갖는 핸들러.

※ 참고사항: 최초출원 내용에 의하여 공개하는 것임.

도면의 간단한 설명

제1도는 반도체 장치의 전특성을 테스트하기 위한 종래의 자동테스트 장치에 연결된 핸들러를 나타내는 도면이다, 제2도는 하나의 반도체 장치에 대하여 각 특성별로 테스트 공정을 수행하기 위한 종래의 다수의 자동테스트장치에 각각 핸들러가 연결된 것을 나타내는 도면이다, 제3도는 본 발명에 따른 반도체 장치의 다중 테스트 구조를 갖는 핸들러의 실시예를 나타내는 도면이다.

